

PARTICULARS:

Japanese Laid-Open Patent No. S61-297191

Date of Laid-Open: December 27, 1986

Japanese Patent Application No. S60-138907

Date Of Application: June 27, 1985

Inventors: Hiroshi Ohhira et al

Applicant: Toshiba corporation

Title Of Invention

IC Card

PURPOSE: To prevent a plurality of IC chips incorporated in a card, from being broken, by stacking the IC chips one upon another, thicknesswise of the card.

CONSTITUTION: An IC chip 11 having a CPU function and an IC chip 12 having a memory function are embedded in a card base board 10 made of thermoplastic resin, and the rear surfaces of both IC chips are bonded to each other by a die-bond adhesive, and electrically connected to each other by circuit patterns 13, 14 interposed between conductive layers.

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭61-297191

⑬ Int. Cl.⁴

B 42 D 15/02
G 06 K 19/00
H 01 L 25/04

識別記号

庁内整理番号

7008-2C
6711-5B
7638--5F

⑭ 公開 昭和61年(1986)12月27日

審査請求 未請求 発明の数 1 (全5頁)

⑮ 発明の名称 ICカード

⑯ 特 願 昭60-138907

⑰ 出 願 昭60(1985)6月27日

⑱ 発 明 者	大 平	洋	川崎市幸区小向東芝町1	株式会社東芝総合研究所内
⑲ 発 明 者	大 内	正 之	川崎市幸区小向東芝町1	株式会社東芝総合研究所内
⑳ 発 明 者	齋 藤	民 雄	川崎市幸区小向東芝町1	株式会社東芝総合研究所内
㉑ 出 願 人	株 式 会 社	東 芝	川崎市幸区堀川町72番地	
㉒ 代 理 人	弁 理 士	則 近 憲 佑	外1名	

明 細 書

1. 発明の名称

ICカード

2. 特許請求範囲

(1) 複数のICチップをカードの厚さ方向に重ね合わせて内蔵したことを特徴とするICカード。

3. 発明の詳細な説明

〔発明の技術分野〕

この発明はカード状基体にICチップを組み込んだICカードに関する。

〔発明の技術的背景とその問題点〕

ICカード状基体にCPU、メモリ等のICチップを組み込んで従来からの磁気カードを発展させたような機能を持たせたものであり、キャッシュカードその他への応用が考えられている。

このようなICカードはICチップを内蔵しない通常の磁気カード等との互換性維持、例えばエンボスの形成や磁気テープの貼着を可能とする等の要求から、カード状基体の少くなくとも表面部材は塩化ビニル樹脂のような有機物のシートで

ることが望まれる。

従来のICカードは第4図(a)(b)にその一例を示すように、ICチップ1を搭載し、配線パターン2とワイヤ3を介してチップ1に接続された入出力端子4が形成された厚厚のガラスエポキシ基板からなる配線基板5を塩化ビニル樹脂からなる基体6の開口部7にはめ込み開口部7の基体6の下部にエポキシ樹脂8を充填して基体6を固定するという構造となっている。

しかしながら、上記構造においてICは厚さが0.3%の厚さのものを使用した場合、カードに曲げの力が加わった時にはICのチップは81の単結晶からなるために変形に耐えられずに破壊するという問題があった。

〔発明の目的〕

この発明は、曲げ応力に対してICの破壊を減少することを目的とする。さらに、ICチップの高密度実装をすることの目的もある。さらに、別の目的はカードの表面からの鋭い傷に対してICの機能上の破壊を減少させることにある。

〔発明の概要〕

この発明に係るI/Oカードの構成につき第1図を用いて説明する。

熱可塑性樹脂からなるカード基材10の中に、CPUの機能を有するI/Oチップ11と、メモリ機能を有するI/Oチップ12を、チップ裏面をダイボンド接着剤16を介して重ね貼り合わせたものが埋設されており、チップ間の接続は導電層による回路パターン13, 14を介して行なわれる。15はカードのI/Oのための端子である。

また、I/Oチップの素子面同士を対向させることもできる。その場合、I/Oチップ間にフィルムに回路パターンを印刷したものを介在させるようにすればよい。ここで、I/Oチップとしては2個以上使用されるものが望ましい。また、導電層としては金属或いは導電性樹脂等が用いられる。

〔発明の効果〕

この発明によるI/Oカードは、I/Oチップが二つ以上重ね貼り合わされているので曲げに対する耐久力が著しく向上する。

(3)

次いで0.3mm厚さのポリ塩化ビニールシート23, 24を2枚用意し、各々のチップ20, 21の寸法より500μ大きい穴をあけて第2図(b)のようにI/Oチップをシートに収容した。

次いで加熱加圧(140℃, 10%)して、一体化した。

次いで、スピンナーで感光性樹脂25(フォトリソUR-3100東レ製)を塗布した。塗布膜厚は5μmであった。

次に写真法でI/Oのボンディングパッド部のみ除去されるようにマスクを介して紫外線を照射して第2図(c)においてビアホール27を形成した。裏面も同様に行った。さらに上下配線のための0.5mm径貫通孔26のものをドリルにより形成した。次にこの貫通孔に平均粒径2μの銀粉を重量比で92%、塩化ビニール樹脂8%、及びシクロヘキサノンを溶剤とする導電性樹脂からなるペーストを流し込み、貫通孔内を導電性ペースト29で充填し、さらにI/O接続を含めた回路パターン28を前記導電性ペーストを用いて印刷した。これを

(5)

また、チップの素子面側を互に向き合せたものでは素子がカードの表面側にないので、鋭い物がカードにあたって素子に影響がなく、カードの信頼性が高まる。

また、カードの厚さ方向にI/Oチップを2個収容できるのでI/Oチップを一層にだけ配線する場合に比べ単純に2倍の突起密度が上がり、且つ配線のひきまわしが少くなるために、実際の突起密度はさらに向上できる。これはI/Oのチップの数が多の場合に、突起密度の向上できることは大きな利点となる。

〔発明の実施例〕

第2図はこの発明の一実施例のI/Oカードの工程の断面図である。

CPUの機能を有する0.28mm厚I/Oチップ20(TMP80048東芝製)と0.28mm厚64ビットPROM21(TMM2764東芝製)をエポキシ系接着剤22(エポテックH-20E エポキシ・テクノロジー社製)を介して第2図(a)のような構成を行った。

(4)

60℃で減圧乾燥後、オーバーレイとしての75μmの塩化ビニール樹脂フィルムを表裏面に静置して加熱加圧プレスして一体化した。30はカード表面に於けるI/Oの部分であり、あらかじめ表面にAuを1μmメッキした75μm厚の銅片31を前記オーバーレイに穴をあけてそこに静置しておいたものである。

また、この例で感光性樹脂と塩化ビニールとの間の密着は余りよくないため、感光性樹脂層にはマスクによって1mmφの円状に除去されるように回路パターンに影響しない部分に全面にわたって分布するようにした。このため塩化ビニール23, 24とオーバーレイ25との密着は良好であった。

I/Oの収容位置は第3図に示すような位置、即ちカードの一頂点AからX方向25mm、Y方向15mmの位置にI/Oチップの一頂点Bがくるように配線した。カードの長辺は86mm、短辺は54mmであった。得られたカードは厚さ0.75mmであった。このカードを、次の条件で各種曲げ試験を行ったところ、試験の前後においてカードの機能にか

(6)

ていずれも問題がなかった。

①長辺方向において、水平面から頂点で2.0mm浮き上がるような曲げくりかえし 1000回

②短辺方向において、水平面から頂点で1.0mm浮き上がるような曲げくりかえし 1000回

③対角線の角をおさえて15°のねじりを加えてこれをくりかえし1000回 その後他の対角線の角をおさえて同様に試験する。

比較のために行った第3図の位置に収容した前記のメモリチップを収容したものでは、配線は行なわなかったものの短辺方向の曲げ試験において100回目の観察でチップが折れていた。また0.1mmのガラスエポキシ基板上にワイヤボンディングで結線したものを塩化ビニール樹脂中に収容した従来型I/Oカードにおいても、短辺方向の曲げ試験で100回目の観察においてI/Oカードの機能が損なわれていた。

(発明の他の実施例)

第5図(a)において前述した実施例と同様な方法により、OPU機能を有するI/Oチップ51及び

(7)

塩化ビニールシート52、感光性樹脂層53、及び導電性樹脂による導体パターン54を形成した。同様にもう1つのメモリチップ55の方も塩化ビニール樹脂56、感光性樹脂57、導電性樹脂による導体パターン58を配したものをA、Bをそれぞれ別個に作成した。作成法はI/Oチップを重ねる工程以外は実施例1と同様である。

次いで、接着剤をチップの配線面に塗布してから(ロックタイト325日本ロックタイト社製)、20mmの硬質塩化ビニールフィルムをA、Bに挿入し、1分間硬化させた後、力の熱加圧プレス(135℃ 10%)で熱圧着した。

次いで、導電パターン54、58の結線すべき点に0.5mmφの貫通孔59を形成した。次にこの貫通孔を実施例1と同様な導電性樹脂ペーストを充填し、乾燥後導電パターン62を印刷で形成し、カードのI/Oパッド63を実施例1と同様に静置して75μの塩化ビニール樹脂からなるオーバーレイ61を重ね合わせて加熱加圧してI/Oの端子面側を対向させたI/Oカードを得た。I/Oカードの位置

(8)

は実施例1と同様であり、実施例1と同様な試験においてもI/Oの破損はなかった。

さらに、I/Oチップの内蔵されているカードの表面に50gの荷重を加えた。審針を押しあて審針を移動させたところ、カードの表面は傷がついたもののI/Oカードの機能は損なわれなかった。

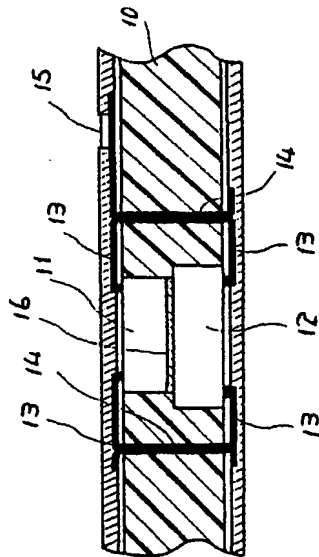
4. 図面の簡単な説明

第1図は本発明のI/Oカードの構成を説明するための断面図、第2図は本発明の一実施例を説明するための工程の断面図、第3図は本発明の一実施例におけるI/Oチップの位置を示すための正面図、第4図は従来方法におけるI/Oカードの構成の一例を示す斜視図及び断面図、第5図は本発明の他の一実施例におけるI/Oカードの工程の断面図である。

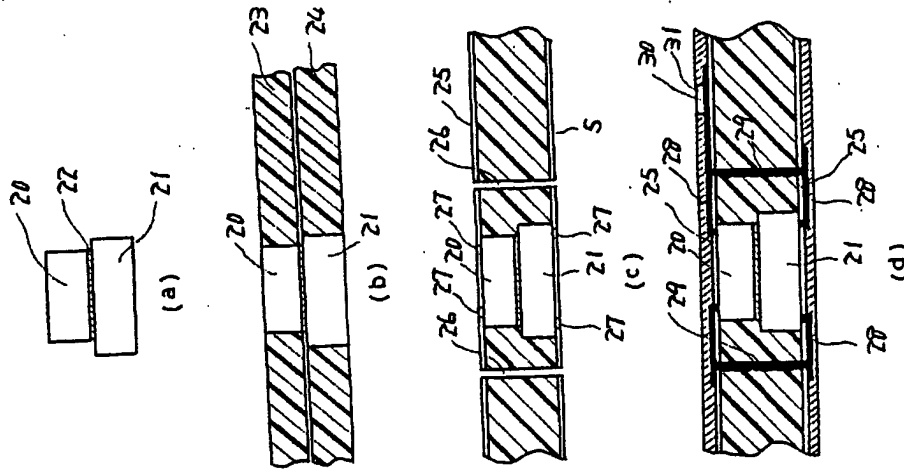
11、12…I/Oチップ、13…導体パターン、14…導体パターン、15…カードI/Oパッド、16…接着層。

代理人弁理士 則 近 藤 佑 (ほか1名)

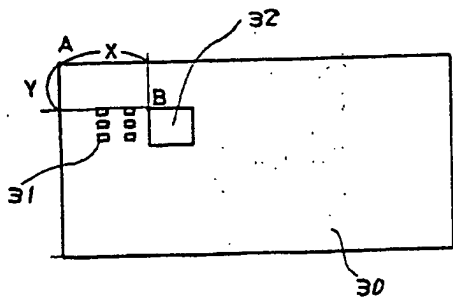
(9)



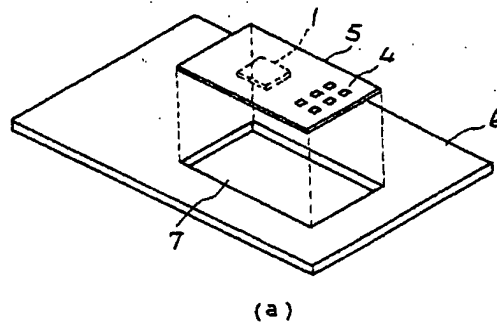
第1図



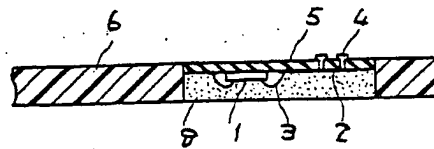
第 2 圖



第 3 圖

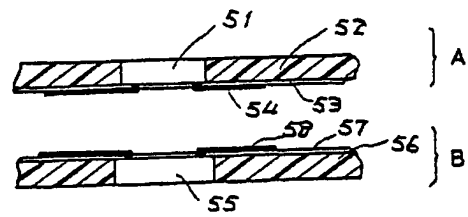


(a)

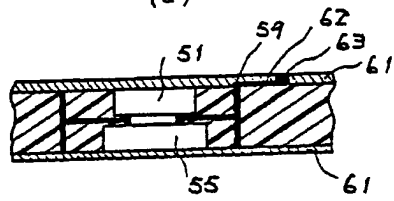


(b)

第 4 圖



(a)



(b)

第 5 圖